

# PATENT ABSTRACTS OF JAPAN

AC

(11)Publication number : 02-208982  
(43)Date of publication of application : 20.08.1990

(51)Int.Cl. H01L 49/00  
// H01L 29/40

(21)Application number : 01-028740  
(22)Date of filing : 09.02.1989

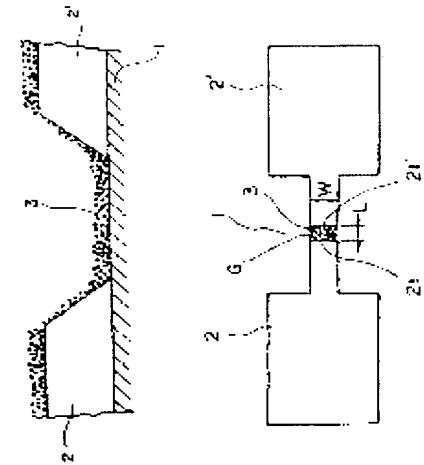
(71)Applicant : CANON INC  
(72)Inventor : SAITO NOBUYUKI  
MISHINA SHINYA  
TAKAGI HIROTSUGU

## (54) ELECTRODE FOR MICROPARTICLE

### (57)Abstract:

**PURPOSE:** To reduce the characteristics of elements in dispersion so as to improve them in reliability of reproducibility, productivity, and reliability and to reduce them in cost by a method wherein the end face of the electrode in contact with microparticles is tilted against the normal of a substrate.

**CONSTITUTION:** Ni thin films 2 and 2' of an electrode for microparticles are formed on an insulating board 1 as thick as specified through a vacuum evaporation method to serve as a positive resist pattern of specified thickness. Then, the insulating board is subjected to ion milling by Ar<sup>+</sup>. At this point, the ion milling is executed while a board stage holding the board 1 is rotated as it is tilted against the direction from which Ar<sup>+</sup> arrives, whereby a pattern is formed in such a state that the end faces 2t and 2't of the electrode are sloping. The milling is performed under such a condition that the degree of vacuum, ion source pressure, and ion current density are specified. And, the end face of the electrode is tilted against the normal of the insulating board 1 by an angle of 20 degree or more, and the depth of microparticles is made half the height of the insulating board 1.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

## ⑯ 公開特許公報 (A)

平2-208982

⑯ Int. Cl.<sup>5</sup>  
H 01 L 49/00  
// H 01 L 29/40識別記号  
Z庁内整理番号  
7733-5F  
7638-5F

⑯ 公開 平成2年(1990)8月20日

審査請求 未請求 請求項の数 3 (全5頁)

⑯ 発明の名称 超微粒子用電極

⑯ 特 願 平1-28740

⑯ 出 願 平1(1989)2月9日

⑯ 発明者	齊藤 信之	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑯ 発明者	三品 伸也	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑯ 発明者	高木 博嗣	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑯ 出願人	キヤノン株式会社	東京都大田区下丸子3丁目30番2号	
⑯ 代理人	弁理士 伊東 哲也	外1名	

## 明細書

## 1. 発明の名称

超微粒子用電極

## 2. 特許請求の範囲

(1) 基板上に形成した1対又は複数の対向する電極間に超微粒子の集合体を堆積させて該超微粒子に電界を印加しうる構成を有する素子の該電極であって、対向する電極端部の面を基板の法線方向に対して傾けたことを特徴とする超微粒子用電極。

(2) 前記電極端部の面の傾斜角を基板の法線方向に対し、20°以上としたことを特徴とする請求項1記載の超微粒子用電極。

(3) 前記超微粒子の堆積厚が前記電極高さの1/2以下であることを特徴とする請求項1記載の超微粒子用電極。

## 3. 発明の詳細な説明

## 〔産業上の利用分野〕

本発明は、電極間に超微粒子を堆積させて、超微粒子物性を測定可能にしたり、超微粒子に超微

粒子に電界を印加させて、超微粒子に機能を発現せしめるための超微粒子素子に用いられる電極に關し、対向する電極端部の面を基板の法線方向に対して傾けたことによって、電極と超微粒子間の電気的接觸の信頼性が高く、常に安定した特性の素子を良好な歩留りで製造できるようにした微粒子用電極に関する。

## 〔従来の技術〕

超微粒子は、産業界に極めて広範な応用分野があるが、バルク材料に見られない性質が數々発見されており、有望な基盤材料である。製造方法も物理的方法や化学的方法があるが、減圧された不活性ガス雰囲気中で原材料を蒸発させるガス中蒸発法や、原材料ガスをプラズマ放電により分解する方法等が周知である。

応用面では、長期的観点に立って、この材料技術確立に対し社会的要請が高まっている。そして、例えば情報処理分野における磁気記録媒体、化学分野での触媒や各種センサ材料、あるいはスイッチング素子、メモリー素子、ダイオード発光

素子等の電子回路素子や電気能動素子への利用が進められている。これらの利用に際しては、超微粒子を基板上に直接「堆積膜」に形成して用いられている。

【発明が解決しようとする課題】

しかしながら、このような従来技術においては、一般にガス中蒸発法やプラズマ放電等により生成した超微粒子を素子基板上に膜状あるいは堆積膜として形成するにあたって幾何学的な問題点を生じる。すなわち第2図に示すように、基板1上の同一平面内に形成した電極2、2'間に超微粒子3を堆積させて電界を印加しうる構成をとると、同図のような堆積状況となって電極2、2'の対向する端部と超微粒子3との接触が不十分であり、また、超微粒子3と電極2、2'の対向する端面との接触が点接触であるため、電気的信頼性が満足されず、同じ特性が得られにくい場合が多いという問題がある。例えば、超微粒子を電極間に堆積させた場合、一定の堆積厚でも電極間抵抗は1~2桁、場合によっては3桁以上のばらつ

電極端部の面の傾斜角は基板の法線方向に対し20°以上が好ましく、また、超微粒子の堆積厚は電極高さの1/2以下であることが好ましい。

この構成により、超微粒子の特性を引き出し、特性のばらつきが小さく、安定な素子製作が容易になり、素子製作上の信頼性が向上するのである。

本発明では、電極端部の超微粒子堆積を良好な接触状態にするため、電極端部の面と基板の法線方向に対し、傾けた構造を採用したが、この構造をとると点接触部が増大し、つまりそれだけ超微粒子物性を測定する信頼性を向上させることになる。第1図は本発明の特徴を表わす素子の電極間の断面図であるが、第2図の従来のものと比べると、従来例においては電極端部で特性が左右され易かったのに対し、本発明ではむしろ電極間の中央部の所定の堆積厚に設定した超微粒子部分の特性が観測され易いことになる。そして、第1図の様な構成においては、電極高さに対し、超微粒子堆積厚が1/2以下である場合に特に効果が発揮され

きを示すことが多くある。

したがって、このように同一平面内で超微粒子を電極間に堆積させて電界を印加しうる素子を作製し、素子間あるいは同一素子内で同特性の複数の電極を設けてセンサ、電子回路素子、電気能動素子等に使用する場合、同じ特性が再現しにくくて素子製作信頼性の上で歩留りが悪く、不良率も高くなるという問題を生じている。

本発明の目的は、このような従来技術の問題点に鑑み、電極と超微粒子間の電気的接触の信頼性が高く、常に安定した特性の素子を良好な歩留りで製造できるような超微粒子用の電極を提供することにある。

【問題点を解決するための手段及び作用】

上記目的を達成するため本発明では、基板上に形成した1対又は複数の対向する電極間に超微粒子の集合体を堆積させて該超微粒子に電界を印加しうる構成を有する素子の該電極において、対向する電極端部の面を基板の法線方向に対して傾けるようにしている。

る。

本発明で使用される超微粒子は粒径1000人以下的一次粒子で、電界を印加することで特性や機能を発現する材料であれば公知の金属、半金属、半導体、絶縁体といった無機、有機超微粒子が使用可能である。

電極材としては、一般的な導電性材料、例えばAu、Al、Pt、Ag等の金属の他、SnO<sub>2</sub>、ITO等の酸化物やモリブデンシリサイドのような化合物の導電性材料が使用できる。厚みについて特に制限はないが、上記超微粒子に対しては500人以上が好ましく、1000人~数μmが特に好ましい。

【実施例】

以下、図面を用いて本発明の実施例を説明する。

実施例1~3

第3図は本発明の一実施例に係る超微粒子用電極の実施形態の概念を示す平面図である。本実施例ではこの超微粒子用電極を次のようにして製造

した。

すなわち、まず、清浄な石英製の絶縁基板1上に3000Å厚のNi薄膜2、2'を真空蒸着法で形成し、フォトリソグラフィの手法を使って同図に示すような約3000Å厚のポジレジストバターンを形成した。ただし、図中の電極間のギャップGの寸法しは30μm、電極部分の幅Wは400μmである。

次に、絶縁基板1にAr\*を用いてイオンミリングを施した。

このとき、絶縁基板1を保持している基板ステージをAr\*の飛来方向に対して傾けつつ回転させてミリングすると、電極端部の面(端面)2t, 2t'が傾いたバターンを形成することができる。このときのミリング条件は、テクニクス社製イオンミリング装置TLA-20を使用し、到達真空度 $5 \times 10^{-6}$ Torr以上、イオンソース電流17.5V、加速電圧600V、イオン電流150mA、イオン電流密度約0.5mA/cm<sup>2</sup>とした。

は $5 \times 10^{-2}$ Torr、超微粒子堆積室5の圧力は $1 \times 10^{-4}$ Torr、縮小拡大ノズル6の径は5μ、縮小拡大ノズル6と基板(試料7)間の距離は150mmとした。

次に、カーボン製るつぼの蒸発源10よりPdを蒸発させて生成したPd超微粒子をノズル8より吹き出させ試料7上に堆積させた。このときのPd超微粒子は粒径50~120Åで中心粒径は80ÅであることがFE-SEMで確認された。

堆積厚は約300Å相当に条件設定した。その際、Pd超微粒子は試料7の全面に配置されるが、あらかじめ不要部分をマスクしてあり、また、電極ギャップG以外の周辺に堆積したPd超微粒子は実質的に電界が印加されないため何らの支障はない。

こうして上記傾斜角αが20°、30°および45°である試料を12点ずつ作製し、抵抗値のばらつきを調べた。

この結果を実施例1~3として第1表に示す。

このようにして、基板ステージのAr\*の飛来方向に対して傾ける角度を各種変化させることができるが、ここでは、電極の端面2t, 2t'が基板1の法線方向に対して傾く角度を第4図に示すように端面2t, 2t'の端部における傾斜角αと定義し、傾斜角αが20°、30°および45°である超微粒子用電極のバターンを有する試料を作成した。傾斜角αの測定は電子顕微鏡断面観察で行ない、精度は±2°であった。

次に、こうして形成したバターンの残ったレジストを除去してでき上がった電極ギャップG上に超微粒子を堆積させるために、真空装置に試料をセットした。この装置は第5図に示すように超微粒子生成室4と超微粒子堆積室5、及びこの2室を接続する縮小拡大ノズル6から構成され、超微粒子堆積室5内の基板ホルダHのセット位置に試料7が取り付けられる。そして、排気系8で装置内の真空度を $1 \times 10^{-8}$ Torr以上まで排気し、Arガス9を超微粒子生成室4に60SCCM導入した。このとき、超微粒子生成室4の圧力

第1表

	基板法線方向に対する傾斜角α	抵抗値の平均値	抵抗値のばらつき 最小値~最大値
実施例1	20°	2.7kΩ	800Ω~9.0kΩ
実施例2	30°	2.3kΩ	900Ω~4.7kΩ
実施例3	45°	1.3kΩ	800Ω~2.9kΩ
比較例1	0°	2.0kΩ	75Ω~42.0kΩ

第2表

	α	膜厚の平均値	膜厚の最大値、最小値 (最大値~最小値)
実施例4	20	200Å	420Å~120Å
実施例5	30	250Å	410Å~140Å
実施例6	45	170Å	350Å~120Å
比較例2	0	220Å	1300Å~100Å
実施例7	20°~25°	230Å	410Å~110Å

比較例1

傾斜角  $\alpha = 0^\circ$  とした以外は実施例1と同一条件で同様の試料を12点作製し、抵抗値のばらつきを調べた。この結果を比較例1として第1表に示す。

実施例1～3と比較例1とを比べると電極端部の面を基板法線方向に対し傾けることにより抵抗値ばらつきが小さくなっていることがわかる。

実施例4～6および比較例2

超微粒子材料としてAuを用い、堆積時の電極間抵抗を  $10\text{ k}\Omega \pm 2\text{ k}\Omega$  となるように条件設定した以外は実施例1～3および比較例1と同様にして試料を10点ずつ製作し超微粒子によって電極ギャップGに形成された膜厚を測定した。このときの膜厚のばらつきを実施例4～6および比較例2として第2表に示す。なお、Au超微粒子は粒径  $40 \sim 90\text{ \AA}$ 、中心粒径は  $60\text{ \AA}$  であった。

実施例7

1インチ×2インチ角の石英製絶縁基板上に  $900\text{ \AA}$  厚のAl薄膜を真空蒸着法で形成し、フ

て、イオンミリング法およびウェットエッティング法を示したが、RIE (Reactive Ion Etching) 法やRIB (Reactive Ion Beam etching) 法なども用いることが可能であり、これらの実施例で限定されるものではない。

## 〔発明の効果〕

以上説明したように本発明によれば、同一平面内の電極間上に超微粒子を堆積させて、電界を印加しうる構成を有する素子の超微粒子用電極について、超微粒子に接する電極端部の面を基板の法線方向に対し、傾けるようにしたため、素子間の特性のばらつきが小さくなつて同じ機能を再現させる上で信頼性が向上し、生産性についても歩留まりを向上させて不良率を低下させ、安定した素子製作を容易に行なうことができる。

## 4. 図面の簡単な説明

第1図は、本発明の超微粒子電極間の超微粒子堆積状況の一例を示す模式的断面図。

第2図は、従来のタイプにおける電極間の超微粒子の堆積状況の一例を示す断面図。

オトリソグラフィの手法を使って1枚の基板上に第3図に示すような電極レジストパターン2, 2'を10個作製した。但し、電極ギャップGの寸法L及びWは実施例1と同一とし、1対の電極を含めた寸法は  $6\text{ mm} \times 15\text{ mm}$  (不図示) とした。

次に、上記Al膜のパターンを公知の酸性Alエッティング液でペベルエッティング (Bevel Etching) した。このとき、エッティング液によって等方性のエッティングが施されるので、電極端部の面は、テーパーを有するようになる。このときの傾斜角  $\alpha$  は  $20^\circ \sim 25^\circ$  であった。

次に、超微粒子の堆積を実施例4と同様にして行なった。

そして、このようにして得た10点の試料について膜厚を測定した。この結果を第2表に示す。同表に示されるように、傾斜角  $\alpha = 0^\circ$  の場合より傾斜角  $\alpha = 20^\circ \sim 25^\circ$  の方が基板内膜厚のばらつきが小さくなることがわかる。

なお、ここではテーパーエッティングの方法とし

第3図は、本発明の超微粒子電極の一実施形態の概念を示す模式的平面図。

第4図は、電極端部の面の基板法線に対する傾き角度を表わす説明図、そして

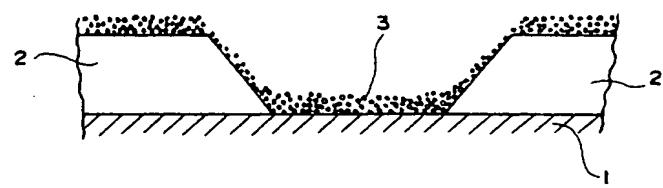
第5図は、超微粒子作製原理を示すための真空装置の構成図である。

1：基板、2, 2'：電極（パターン）、3：超微粒子、4：超微粒子生成室、5：超微粒子堆積室、6：ノズル、7：試料、8：排気系、9：導入ガス（Ar）、10：蒸発源、11：シャッタ。

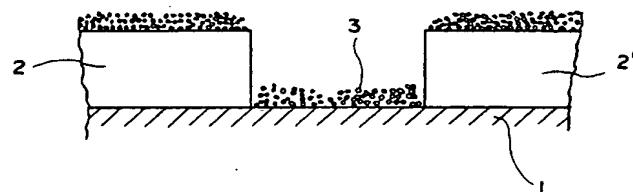
特許出願人 キヤノン株式会社

代理人 弁理士 伊東哲也

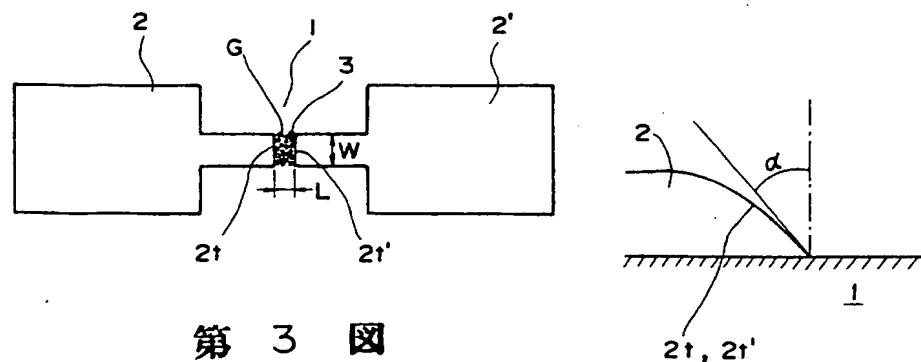
代理人 弁理士 伊東辰雄



第 1 図

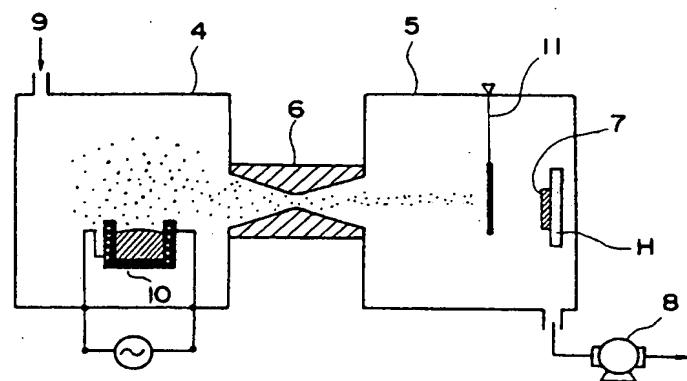


第 2 図



第 3 図

第 4 図



第 5 図